

**研究生学位论文中期考核登记表**

**论文题目** 面向实时通信的基带低功耗MCU

取指译码与访存设计

**学生姓名** 付杰

**学** **号** 2021233157

**入学时间** 2023 **年** 12 **月**

**学位类别** 工学硕士

**学** **院** 信息科学与技术学院

**学科专业** 计算机科学与技术

**研究方向** 通信处理器芯片设计

**指导教师** 石晶林

**填写时间** 2023 **年** 12 **月**

**教学事务处制**

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| 论文题目 | 面向实时通信的基带低功耗MCU取指译码与访存设计 | | | | |
| 课题性质 | □基础研究 ☑应用研究 □综合研究 □其它 | | | | |
| 与导师研究  课题的关系 | ☑是导师研究课题的一部分 □与导师研究课题无关 | | | | |
| 摘要 | 5G/6G高通量、低时延场景，对实时通信要求非常高，在通信基带芯片中为了加速一些计算复杂性的任务，如信道估计、信道均衡、信道编解码等，设计了很多加速协处理器，如何调度这些协处理器成为了影响通信基带芯片性能的关键因素。当前做法多是利用通用CPU往协处理器的寄存器写配置信息的方式来完成对协处理器的调度，通过轮询或中断的方式来响应协处理器请求。这种调度方式具有以下弊端：首先通用CPU没有针对协处理器调度做过优化，难以满足及时响应的要求；其次，由于CPU跟协处理器是通过共享内存交互，需要额外的同步硬件电路来管理CPU和协处理器对内存的访问，增加了硬件设计的复杂度和运行的功耗，而且由于CPU和协处理器之间没有专用的接口，故其交互极为不便且低效。因此需要针对基带芯片调度的应用场景开发专用的微控制处理器MCU用于协处理器的调度。  但是现在市面上还没有专门针对于基带通信芯片协处理器调度的MCU，相关的学术论文也寥寥无几。在嵌入式领域ARM具有垄断优势，但是基于ARM指令集开发MCU需要支付昂贵的授权费用。 RISC-V是一种现代指令集架构，尤其适用于物联网或边缘计算等多个应用领域中使用的嵌入式系统。它具有规范的文档、完善的开发工具链，它的社区也十分活跃，市面上有各种各样基于RISC-V的开源处理器，让基于RISC-V来设计一款低功耗快速响应的MCU变得可行。  本项目的主要内容是基于RISC-V指令集，针对协处理器调度的场景，设计一款低功耗的快速响应MCU。我们基于实际应用中碰到的问题，调研了RISC-V MCU发展的现状，参考了几款开源的RISC-V处理器项目如“香山”、“果壳”、“Rocket Chip”，并以此为基础开始设计MCU。物理层控制涉及比较多的分支、跳转操作，这对取指译码单元提出了挑战。故本项目拟针对协处理器调度程序中分支指令的特点，设计一款合适的低功耗分支预测器，从而提高MCU的流水线效率；另一方面，随着科技发展和技术进步，高性能运算部件已不是处理器设计瓶颈，数据交互与访存速度日益成为实时通信和低功耗基带芯片的首要考虑问题。故本项目对于“取指译码”和“存储访存”模块进行研究设计，从而降低系统整体的功耗和响应延迟。 | | | | |
| 导 师 意 见 | 导师签名： 年 月 日 | | | | |
| 开题报告时间 | 2023.11.15 | | 开题报告 地 点 | 计算技术研究所  无线通信技术研究中心 | |
| 考 核 小 组 成 员 | 姓 名 | 职 称 | 工作单位 | | 签字 |
|  |  |  | |  |
|  |  |  | |  |
|  |  |  | |  |
|  |  |  | |  |
|  |  |  | |  |
| 考核秘书 |  |  |  | |  |

|  |  |
| --- | --- |
| 考核记录：  考核小组意见：  □优秀 □良好 □合格 □不合格  考核秘书签名： 年 月 日 | |
| 考核结果 | □ 考核通过 □ 考核不通过  考核小组组长签名： 年 月 日 |
| 学院审核 | □ 审核通过 □ 审核不通过  审核人签名： 年 月 日 |